**2022科技园企业校招信息登记**

**企业信息**

公司名称：苏州洪芯集成电路有限公司

统一社会信用代码：91320594MA1TE11U63

企业规模：R50人以下 □51-100人 □101-200人 □201-500人 □500人以上

公司简介：

苏州洪芯集成电路有限公司成立于2017年12月，总部位于苏州工业园区国际科技园五期，在四川宜宾设有子公司，在深圳设有销售办事处。是一家致力于高性能微控制器/微处理器开发的本土芯片设计公司。

苏州洪芯以技术为本，公司研发人员占比高达80%，其中\*\*\*,\*\*\*本科学历以上比例为90%。公司拥有先进的集成电路设计和验证技术，尤其是在高性能超低功耗处理器领域拥有核心自主知识产权。公司目前的产品以高性能微处理器DSP、微控制器芯片MCU为主，辅以芯片配套应用方案的设计、生产和销售，为市场提供智能制造、工业控制、无人机、机器人控制及消费类等嵌入式应用的解决方案。

公司产品坚持核心技术自主创新，长期投入，厚积薄发；公司的宗旨是以市场为导向，以质量为生命，以客户为中心，竭诚为客户服务，不断为客户提供性价比最优的产品、最优质的应用支持和售后服务。

**简历投递**

咨询热线：0512-67889901

邮箱投递：liuj@sispark.com.cn

【邮件主题统一格式为：学校+专业+应聘岗位编号】

**岗位编号**

招聘岗位30：数字IC设计工程师

学历要求：本科及以上

专业要求：电子、通信、计算机、自控/自动化类或相关专业

招聘人数：2名

工作地点：苏州

综合年薪：面议

岗位职责：

1. 负责数字IC前端设计，参与制定设计规格并编写设计文档

2. 参与 RTL代码实现，仿真验证，综合以及时序等设计工作

3. 根据低功耗的设计要求，优化芯片的低功耗设计

4. 有SOC经验，开发过MCU或有FPGA经验者优先

5. 与测试人员共同制定测试方案，配合完成测试工作

任职要求：

1.熟悉IC设计流程

2. 精通verilog/VHDL语言，熟悉ASIC/FPGA设计流程

3. 精通linux操作系统，精通cadence/synopsys/modesim等EDA 环境

4. 熟悉微处理器/微控制器（MCU）知识，熟悉总线及UART,JTAG等接口者优先

5. 有FPGA经验者优先

6. 熟练使用示波器、逻辑分析仪，频谱仪等仪器者优先

7. 逻辑思维清晰，理解能力强，具备一定的抗压能力

8. 有较强的团队合作意识，责任心强，能积极主动的完成任务

9. 优秀应届毕业生亦可考虑

招聘岗位31：模拟IC设计工程师

学历要求：本科及以上

专业要求：电子、通信、计算机、自控/自动化类或相关专业

招聘人数：1-2名

工作地点：苏州

综合年薪：面议

岗位职责：

1.参与电路规格及电路模块规格制订

2.电路设计、仿真，并参与对自身承担产品的测试、评估及系统级验证

3.参与制订项目计划表，并按计划完成设计开发工作

4.参与指导、配合版图工程师完成版图设计，或者独立完成版图设计

5.负责指导、安排或配合自身承担项目的测试、生产等相关工作

6.负责完成项目从项目立项到项目应用中的所有文档拟定、整理及更新

7.配合AE和FAE解答客户相关技术问题

任职要求：

1.电子类相关专业硕士学历，具有模拟电路设计经验

2.熟练操作Candence等IC设计平台，充分掌握电路设计原理和设计步骤

3.熟悉CMOS、BiCMOS、BCD等工艺

4.熟悉opamp、bandgap、LDO、current source、PLL等电路模块

5.熟悉版图设计

6.熟悉功率器件者优先

7.有AD/DA以及USB PHY经验者优先

8.有较强的团队合作意识，责任心强，能积极主动的完成任务

招聘岗位32：数字IC后端设计工程师

学历要求：本科及以上

专业要求：电子、通信、计算机、自控/自动化类或相关专业

招聘人数：2名

工作地点：苏州

综合年薪：面议

岗位职责：

1、参与基于工艺节点(110nm、55nm、28nm、14nm)的数模混合电路、MCU、DSP等先进芯片的研发、流片；  
2、数字后端pr  
3、DC综合，进行时序约束  
4、物理版图验证，包括DRC LVS ANT  
5、分析和优化IR drop，以及对整个chip的全局把控，面积优化  
6、应用Prime Time进行静态时序分析，修复setup、hold 时序违例  
7、进行Formality对比检查

任职要求：

1. 大学本科以上，电子、通信、计算机、自控/自动化类或相关专业。  
2. 两年以上数字/SoC集成电路版图设计工作经验, 熟练掌握集成电路版图P&R技巧，对数字集成电路后端理解深刻，能够独立完成集成电路版图设计。优秀应届毕业生亦可考虑。  
3. 熟悉和熟练掌握Linux/Unix等操作系统。   
4. 能熟练使用 Cadence/Synopsys 等EDA芯片版图设计工具。  
5. 熟悉模拟芯片和数字芯片的设计流程，对工艺制程有一定了解。  
6. 熟悉CTG，Timing Check/Timing Close等流程，了解Constraint File。  
7. 熟悉 Guard Ring， Interdigitation Matching 等布图方法。  
8. 了解ECO流程，能独立完成 DRC， LVS；知道如何辨别DRC error。  
9. 具有很好的沟通能力及优良的团队精神。   
10. 思路清晰，逻辑能力强；